

# 映像情報メディア学会誌

旧称「テレビジョン学会誌」

THE JOURNAL OF THE INSTITUTE OF  
IMAGE INFORMATION AND TELEVISION ENGINEERS

Vol.51 No.2 1997

1997 2



社団法人 映像情報メディア学会 (<http://www.ite.or.jp>)  
THE INSTITUTE OF IMAGE INFORMATION AND TELEVISION ENGINEERS





写真 2 スロー再生画面  
Slow motion play back image.

として、すべてのサブフィールドのライン位置を同じとし、これを前提とした表示時のデータ処理を行い良好なスロー、スチル再生を実現した。

本システムを用いてミルククラウン画像を16画面分割スチル再生した画像を写真1に、これをスロー再生している画像を写真2に示す。

## 5. む　す　び

我々は、不要電荷掃き出しドレインをもつプログレッシブスキャンCCDを用いて、CCD受光面の面積約1/4のエリアについて通常のフィールド周波数の4倍での走査を行い、これを1フィールドに合成して、通常の民生用ディジタルVCRに記録し、スムーズスロー再生や多彩な再生を行える、民生用の4倍高速撮像記録再生システムを開発した。

この開発に際し、CCD制御、CCD信号処理、特殊再生処理の3つのLSIを開発した。

これにより、低コストと互換性を維持したままで、これまで民生用ビデオ機器では見ることができなかつた、スムーズなスロー再生や時間分解能の高いコマ送り画像を高品位に再生するシステムを実現でき、家庭用カメラ一体型VCRの新たな用途と可能性を提案した。

最後に、本開発を進めるにあたって御指導、御助言ならびに御協力を頂いた関係各位に深く感謝します。

## (参考文献)

- 1) “特集：ビデオレートを超える「高速ビジョン」の産業応用”，月刊エレクトロニクス，40, 10, オーム社 (Oct. 1995)
- 2) 山下ほか：“高速カメラ”，テレビ誌，50, 2, pp. 183-187 (Feb. 1996)
- 3) 武内ほか：“高速テレビカメラの詳細”，電波科学, pp. 103-110, 日本放送出版協会 (Oct. 1984)
- 4) 前中ほか：“ビデオカメラの相間判別式色分離方式”，1994年テレビ年次大, pp. 113-114
- 5) 岡田ほか：“相間判別色分離方式によるビデオカメラ用デジタル信号処理LSIの開発”，1995年テレビ年次大, pp. 9-10
- 6) 小林ほか：“高速撮像ビデオカメラの開発”，テレビ学技報, 20, 21, pp. 7-12 (Mar. 1996)
- 7) 富川ほか：“高速撮像スロー再生システムの開発”，テレビ学技報, 20, 21, pp. 13-18 (Mar. 1996)



富川 昌彦  
とみかわ まさひこ  
1992年、神戸大学工学部電子工学科卒業。同年、三洋電機(株)に入社。以来、ディジタルVCR等のディジタル信号処理回路の開発に従事。現在、AV商品開発研究所にて、ディジタル映像機器の開発に従事。



岡田 秀史  
おかだ ひでふみ  
1992年、山梨大学大学院工学研究科電子情報工学専攻修士課程修了。同年、三洋電機(株)に入社。CCDビデオカメラのディジタル信号処理回路の開発に従事。現在、AV商品開発研究所にてディジタル映像機器の開発に従事。



小林 昭男  
こばやし あきお  
1982年、同志社大学工学電子工学科卒業。同年、三洋電機(株)に入社。PCMオーディオ、ビデオカメラのディジタル信号処理回路、手振れ補正システムの開発に従事。現在、AV商品開発研究所にてディジタル映像機器の開発に従事。



村島 弘嗣  
むらしま ひろつぐ  
1982年、京都大学大学院工学研究科修士課程修了。同年、三洋電機(株)に入社。ビデオカメラのオートフォーカス、ハイビジョンVTRなどの映像信号処理回路の開発に従事。現在、AV商品開発研究所にてディジタル映像機器の開発に従事。正会員。

## マルチ蓄積時間受光素子

正会員 宮川 良平<sup>†</sup>, 金出 武雄<sup>‡</sup>

### Multi-integration Time Photo-receptor

Ryohei Miyagawa<sup>†</sup> and Takeo Kanade<sup>‡</sup>

**Abstract** Temporal computation in an image sensor by charge-domain processing is a very interesting concept. We have realized this concept as a multi-integration time photoreceptor. The sensor can select one of the multiple integration times according to the incident light intensity. It then has a dynamic range 128 times as large that of a single-integration time. The sensor has two outputs i.e.; a photo-intensity output and a integration-time output. The two outputs have a wide-range photo-conversion characteristics.

#### 1. まえがき

VLSIにより画像センシングと時系列演算を結びつけるスマートイメージセンサは、動き検知<sup>①</sup>、変化検知<sup>②</sup>、距離検出<sup>③</sup>等が行え、非常に有効な手段である。しかしながら、ほとんどの過去のスマートイメージセンサの研究は、エッジ検出<sup>④</sup>、スムージング<sup>⑤~⑦</sup>、イメージデータ圧縮<sup>⑧</sup>等のイメージデータが形成された後に、そのデータを空間的演算するというもののが多かった。したがって、これらのデータ処理はセンサから画像データを取り込んでからオフチップで行えるものであった。これに対し、画像を形成する間に処理が行われる時系列演算センサはユニークで、他では得られない貴重な情報を抽出することができる。その例として、光強度の変化を検知したり<sup>⑨⑩</sup>、光強度がピークとなる時刻から距離を測定するセンサ<sup>⑪</sup>が報告されている。また、時系列演算は空間的演算と異なり各画素

毎に並列して行えるため、センサとして構成することが容易であるという利点を持つ。

小さな面積の画素のなかに演算機能を持ち込むのは大変難しい問題である。この問題のひとつの解は電荷ベースの演算である。電荷は信号として、例えばCCD素子の中で転送されるのと同じように、Si基板内で直接的に処理される。電荷ベースで演算を行うスマートイメージセンサは今までに多くの報告があるが<sup>⑫</sup>、そのほとんどが空間的演算処理を行うものである。その理由は、演算の対象が蓄積された信号電荷であるので、その演算は複数の信号電荷間の足し引き等の空間的演算になるからである。

以上より、時系列演算と電荷ベース演算を組合せた、電荷ベースで時系列演算を行うスマートイメージセンサというコンセプトは魅力ある研究テーマといえる。この一例として、広いダイナミックレンジが得られるマルチ蓄積時間受光素子の研究を行った。このセ

キーワード：広ダイナミックレンジ、蓄積時間、時系列演算、CCD、インテリジェントセンサ、固体撮像素子

1996年8月19日受付、1996年10月17日再受付

† 株式会社東芝 研究開発センター ULSI研究所(〒210 川崎市幸区小向東芝町1番地, TEL 044 549 2192)

‡ カーネギーメロン大学 ロボティクス研究所

† R & D Center, ULSI Research Laboratories, Toshiba Corp.(1, Komukai-Toshiba-cho, Saiwai-ku, Kawasaki 210, Japan)

‡ Robotics Institute, Carnegie Mellon University (5000 Forbes Ave, Pittsburgh, PA 15213, USA)

ンサは、光電荷を蓄積する 1 フレーム期間の途中で、入射光強度に応じて蓄積を止めて蓄積時間を変化するという処理を行う。この処理の結果として得られた蓄積電荷がすでに演算結果となる。

## 2. マルチ蓄積時間受光素子

CCD 等のイメージセンサで用いられる蓄積型受光部は図 1(a)に示すように、フォトダイオードにスイッチがついた構造になっている。このスイッチが 1 フレーム(あるいは 1 フィールド期間)に 1 回動作して、信号電荷を読み出している。CCD 素子では、この信号

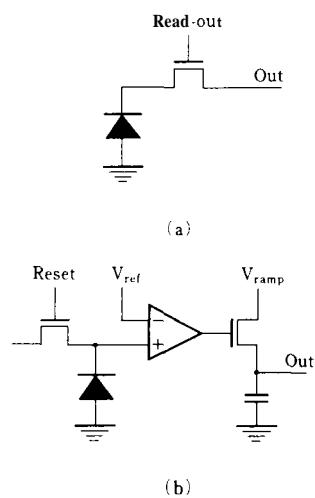


図 1 (a)蓄積型受光素子と(b)タイムスタンプ型受光素子

(a)Sampled photodiode, (b) Time-stamp photoreceptor.

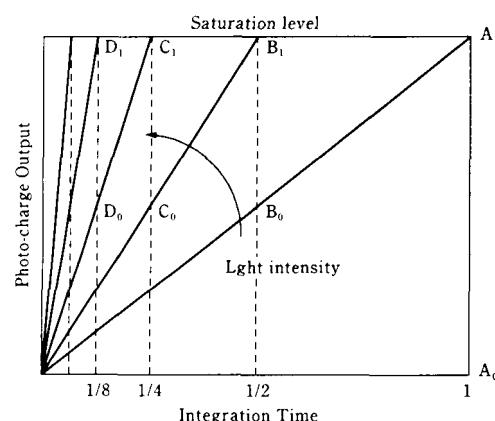


図 2 マルチ蓄積時間受光素子の基本概念  
Concept for multi-integration time photoreceptor.

論文 □ マルチ蓄積時間受光素子

電荷は検出アンプに転送され、そこで検出容量により電圧に変換される。したがって、信号電荷の蓄積時間は 1 フレーム期間で、センサのダイナミックレンジは簡単にいうと検出アンプの最低検出レベル、つまりノイズレベルとフォトダイオードの容量で決まる飽和レベルの比である。このように、一度蓄積した電荷を検出アンプで電圧に変換すると、蓄積容量でダイナミックレンジが制限されることになる。

別のタイプの受光構造として図 1(b)に示すタイムスタンプ型がある<sup>3)10)</sup>。このタイプは、フォトダイオードにコンパレータが接続されている。最初、フォトダイオードはリセットされている。光電荷蓄積中にフォトダイオードの電位は時間と共に下降し、コンパレータのリファレンス電圧を越えると、その時刻を外部から入力される電圧値をラッピングして記録する。このリファレンス電圧に達するまでの時刻が早いほど入射強度が大きいことになる。タイムスタンプ型では、蓄積型のような蓄積容量でダイナミックレンジが制限されることはない。このタイムスタンプ型は、光強度を外部からの入力電圧波形でエンコードしていると考えることができる。したがって、高光度領域を圧縮するような外部入力波形でエンコードすれば、大きなダイナミックレンジを得ることができる。また、エンコードの電圧波形の作り方を工夫することで、非常にユニークなセンサを構成することもできる<sup>10)</sup>。しかしながら、このタイプの受光素子はコンパレータの持つオフセット電圧のために、最低検出レベルが大きくなり感度が低いという欠点がある。

そこで、信号としては蓄積した光電荷を用い、ダイナミックレンジを大きくするために光強度に応じて蓄積時間を変化させるマルチ蓄積時間受光素子を考案した。この受光素子の特徴は、出力として蓄積された光電荷出力と蓄積時間を表す蓄積時間出力を持つ点である。光電荷出力は図 1(a)の蓄積型受光素子から得られるものであり、蓄積時間出力は図 1(b)のタイムスタンプにより時刻を記録したものである。

図 2 を用いてマルチ蓄積受光素子の基本概念を説明する。図 2 は、蓄積時間と光電荷出力の関係を模式的に表している。蓄積時間は  $1, 1/2, 1/4, 1/8 \dots 1/128$  と、とびとびに変化させる。図 2 上の一点は、ある蓄積時間での光電荷出力を表しており、その点と原点を結ぶ傾きが入射光強度に対応する。光強度が低い時は蓄積時間は 1 が選ばれる。真っ暗の時は  $A_0$  の位置に対応する。光を強くするにしたがって出力信号は大きくなり、 $A_1$  方向に進む。 $A_1$  に達するとフォトダイオードは飽和するが、その直前の光強度において蓄積時

間が半分になり、飽和せずに済み、出力は半分になって  $B_0$  の位置に移動する。さらに光強度が大きくなると  $B_1$  方向に上昇し、 $B_1$  に達する前に蓄積時間が  $1/4$  になり  $C_0$  に移動する。光強度をさらに強くすると蓄積時間は  $1/128$  まで変化する。これにより、蓄積時間は蓄積時間を固定する場合の  $1/128$  にできるので、ダイナミックレンジを 128 倍に広げることができる。その場合、蓄積時間は蓄積時間出力から決めることができる。

### 3. 回路設計とデバイス設計

図 3 にマルチ蓄積時間受光素子の回路を示す。特徴は 2 つのフォトダイオードを持っている点である。フォトダイオード A(Pd-a) は蓄積時間を制御するために飽和検知に用いられる。フォトダイオード B(Pd-b) は信号電荷として光電荷を蓄積するために用いられる。Pd-a はインバータにつながり、そのインバータが図 1(b) のコンパレータとして用いられている。インバータの出力はラッピングされ、Pd-b と容量 1(Cap1) を結ぶゲート(IG)を制御する。つまり、ラッピングされたインバータ出力が蓄積時間を制御する。また同時に、蓄積時間を表すランプ電圧を容量 2(Cap2) にサンプルホールドするために用いられる。

この素子ではコンパレータとして単純な CMOS インバータを用いた。したがって、閾値  $V_{th}$  は N 型、P 型トランジスタの閾値やサイズによって調整することになる。通常の閾値のトランジスタを用い N 型、P 型のトランジスタサイズに大きな違いがない限り、インバータの閾値  $V_{th}$  は  $1/2 V_{dd}$  の近くになる。したがって、フォトダイオードの電位は  $V_{dd}$  から  $V_{ss}$  まで変化するが、 $V_{dd}$  の約半分の所でインバータの出力は切り替わることになる。

図 4 に回路の各部での動作波形の一例を示した。1 フレーム期間の初めの部分を示したもので、この例では最初から 2 番目の蓄積時間が選択されている。2 つのフォトダイオードは最初にハイレベルにリセットされる。Pd-a の電位は時間と共に下降する。IT<sub>1</sub> ではインバータの閾値  $V_{th}$  には達せずそのまま IT<sub>1</sub> を過ぎ、その後の  $t_0$  でインバータの閾値に達する。時刻  $t_0$  でインバータの出力はハイレベルに遷移する。この時 IG はインバータの出力がラッピングされているため、変化しない。蓄積時間制御パルス(New-IT)がハイレベルの時ののみ、ラッピング出力である IG は変化するからである。New-IT がハイの期間は蓄積時間に対して 1  $\mu$ s と充分短くしておき、New-IT のタイミングが蓄積時間を決める。結局、IG は  $t_0$  を過ぎ IT<sub>2</sub> でハイレ

ベルに遷移する。この時に Cap<sub>1</sub> での光電荷の蓄積は止まり、Li-out がホールドされると共に、Cap<sub>2</sub> はその時間のランプ電圧を蓄積時間信号 It-out としてサンプルホールドする。ランプ電圧は図 4 のように各蓄積時間タイミング(IT<sub>1</sub>, IT<sub>2</sub>, ...)の後に一定の電圧だけを変化させている。蓄積時間がタイミングは後ろの蓄積時間が前の蓄積時間の 2 倍になるようにしている。8 つの蓄積時間を用いており、n 番目の蓄積時間は 1 フレーム期間の  $2^{n-8}$  である。1 フレーム期間の後は低光強度で IG がハイレベルに遷移しない時のためにブランディングゲート(Blk)を ON して IG をハイレベルにする。

デバイス設計上注意した点は、キャバシタ(Cap<sub>1</sub>,

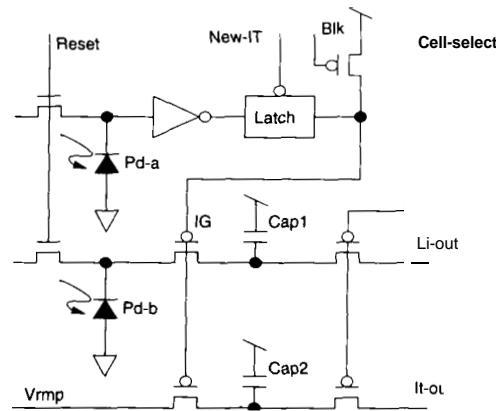


図 3 マルチ蓄積時間受光素子の回路  
Pixel circuit for multi-integration time photoreceptor.

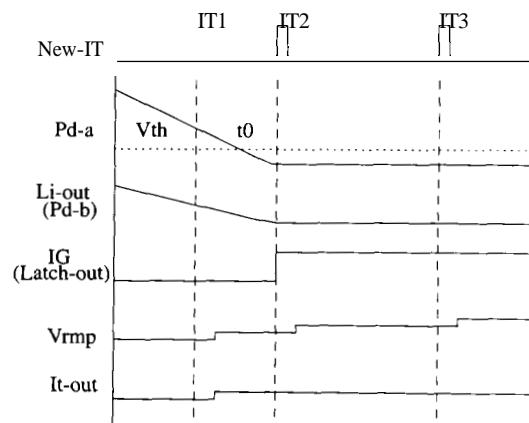


図 4 受光素子の動作波形の模式図  
Schematic waveforms in the photoreceptor.

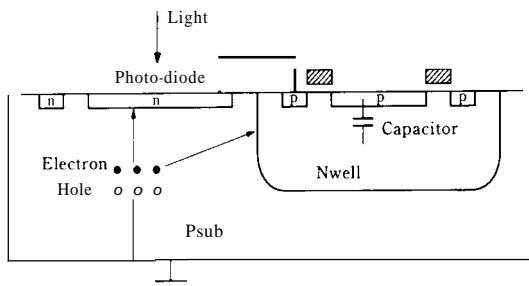


図5 光電荷漏れ込みの抑止

Cap<sub>2</sub>) に蓄積した信号を 1 フレーム期間が終わるまで保護することである。このため、IG がオフした後キャパシタにサンプルホールドされた信号はそのフレーム期間が終わるまで保持されなければならない。この期間に強い光がフォトダイオードに入ると、過剰な光電荷がキャパシタに漏れ込むことが起こる。これを防ぐために、図5に示すようにフォトダイオードとキャパシタを別の Well 内に形成した。すなわち、フォトダイオードは p 型基板の n 領域を用い、キャパシタは Nwell 内の p 領域を用いた。この構造ではフォトダイオードで発生した過剰な電子は Nwell で吸収され、キャパシタに漏れ込むことが防がれる。

#### 4. 素子試作と実験

マルチ蓄積時間受光素子は MOSIS の Orbit 2 μm プロセスを用いて試作した。p 型基板 Nwell の CMOS プロセスである。図6に受光素子セルのレイアウトを示した。セルサイズは 109 μm × 110 μm であり、デザインルールは 2.0 μm である。

試作した素子において広い光強度領域で、光電荷出力と蓄積時間出力の測定を行った。1 フレームの期間は 1/60 秒に調整した。1 フレーム期間の 2 つの出力の様子をオシロスコープを用いて観察した。図7 はオシロスコープで観察した波形をプリントアウトしたものである。図7(a) は光強度が弱く、蓄積時間が 1 フレーム期間になっており、2 つの出力はともに途中でサンプルホールドされることはない。光電荷出力は 1 フレーム期間に単調に変化する。蓄積時間出力は、ランプ電圧が 1 フレーム期間においてランプ電圧の形をそのまま出力している。図7(b) では(a)の場合より光強度が強く、5 番目の蓄積時間のタイミングでフォトダイオードの電位がコンパレータの閾値に達している。したがって、5 番目の蓄積時間のタイミングで 2 つの出力がサンプルホールドされ、それ以降は一定の

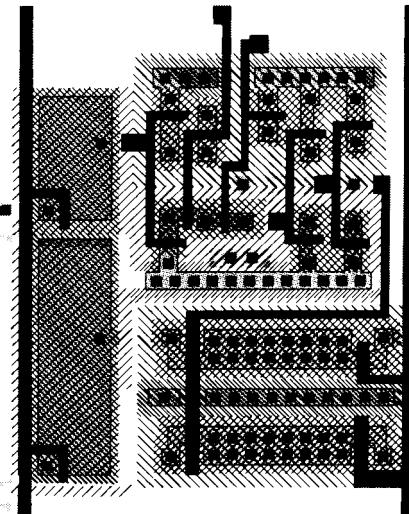
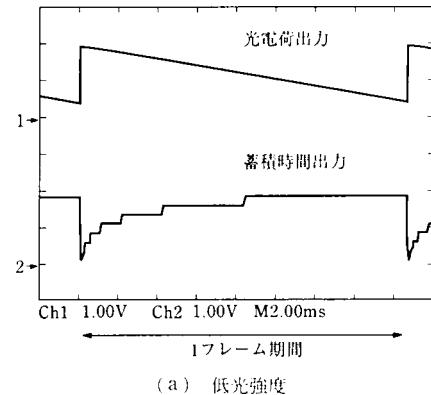
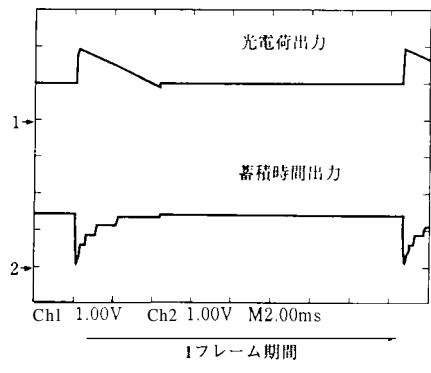


Photo-electron protection structure.  
図6 セルレイアウト (109 μm(V) × 110 μm(H))  
Pixel layout.



(a) 低光強度



(b) 高光強度

図7 オシロスコープで観察した出力波形  
Ch1：光電荷出力、Ch2：蓄積時間出力  
Waveforms observed by oscilloscope Ch1: photo charge output, Ch2: integration-time output.

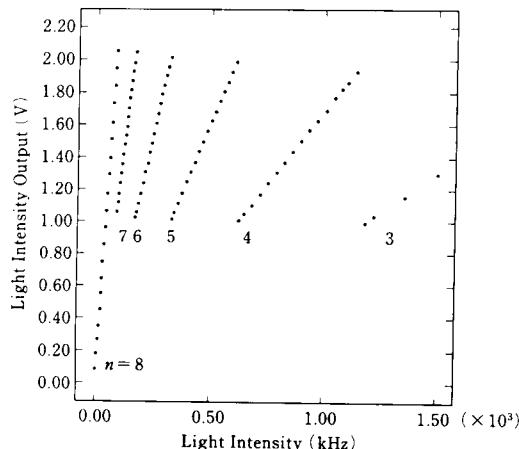


図 8 光電荷信号出力の光強度依存性  
Photo-charge output vs. light intensity.

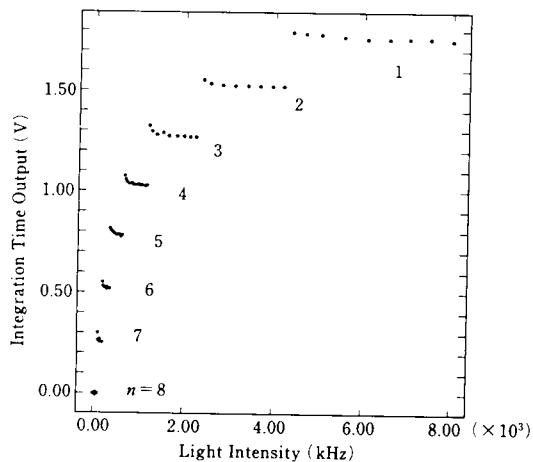


図 9 蓄積時間信号出力の光強度依存性  
Integration time output vs. light intensity.

値となっていることがわかる。

蓄積時間の遷移の様子を調べるために、広い範囲で入射光強度を正確に調整することが必要である。例えば、ND フィルタ等を用いると、フィルタを変えるたびに数%程度の光強度のギャップが起こる。そこで、LED のパルス光を用い、パルス光の幅は 50 ns と固定して、パルス光の周波数を変化させて光強度を調整することにした。LED はレスポンスタイムが 13 ns と充分短いものを用いた。この方法により、3 枠の範囲で光強度を連続的にかつ精密に調整することができた。図 8 に入射光強度に対して光電荷出力の変化を、図 9 に、射光強度に対し蓄積時間の出力の変化を

示した。両方の出力ともそれぞれ暗時のレベルを引き算している。横軸は光パルスの周波数を表している。図 8 の光強度出力は低照度では最大の蓄積時間 ( $n=8$ ) になっており、その範囲では光強度の増加に比例して増加した。さらに光強度を増し、光電荷出力がある閾値を越えると  $1/2$  の蓄積時間 ( $n=7$ ) に遷移した。この遷移で光電荷出力は  $1/2$  になっている。さらに光強度の増加に伴い、光電荷出力は増加し閾値に達すると次の  $1/4$  の蓄積時間 ( $n=6$ ) に移り、光電荷出力は再度  $1/2$  に減少した。以下同様の事が最小の  $1/128$  の蓄積時間 ( $n=1$ ) なるまで繰り返す。蓄積時間出力は蓄積時間の遷移に伴い、隣のレベルに移動する。図 9 より各蓄積時間に対応して、蓄積時間出力がはっきりと、とびとびの 8 つのレベルに分離されていることがわかる。

図 9 で、蓄積時間出力は切り替わりのタイミングで大きくなる傾向がある。この理由ははっきりとはわかっていない。現象としては、切り替わりの直後の光強度の場合に蓄積時間出力が大きくなる。こういった光強度ではインバータの出力がハイになりきらず、中間電位になっていると考えられる。これはラッチの入力レベルであり、この入力レベルは New IT がハイになり、ラッチが ON した時の IG の電位変化に影響し、IG とカップリングしている  $\text{Cap}_2$  の電位を変調していると考えている。そう考えると光電荷出力でも同じことが起きる筈であるが、光電荷出力ではそのような傾向はない。その違いの理由は、光電荷出力の  $\text{Cap}_1$  に対する入力は電気的にフローティングなフォトダイオードであるが、蓄積時間出力の  $\text{Cap}_2$  に対する入力は電位が固定されているという違いによると予想している。

図 8、図 9 のデータをもとに、広い光強度領域での光電変換特性をその時の蓄積時間で割り算して、入射光強度に対応した信号出力とすればよい。図 9 より  $n$  の値がわかり蓄積時間は  $2^{n-8}$  に比例する。したがって、図 8 の光電荷出力に  $2^{8-n}$  を掛け算すればよい。図 10 にその結果を示す。この図は各蓄積時間に対応する 8 つの領域からなっている。ひとつの蓄積時間の領域から隣の蓄積時間への遷移はなめらかであり、カープ全体として広い光強度領域で線形な光電変換特性が得られた。最小の蓄積時間は最大の蓄積時間である 1 フレーム期間の  $1/128$  であり、したがって、単一の蓄積時間の場合にくらべて 128 倍のダイナミックレンジが得られた。

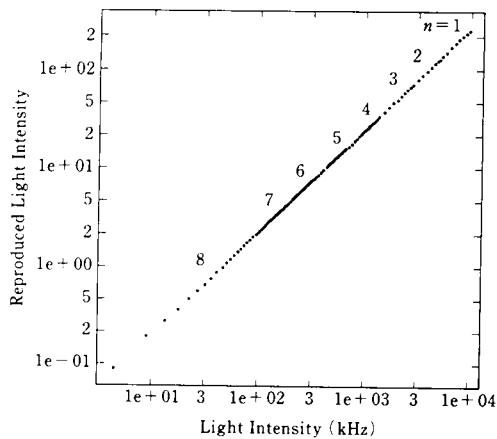


図 10 マルチ蓄積時間受光素子の光電荷変換特性  
Photoconversion characteristics.

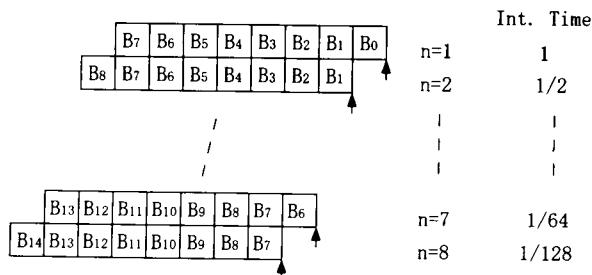


図 11 マルチ蓄積時間受光素子の演算的意味  
Computational aspect for multi-integration time photoreceptor.

## 5. 考 察

マルチ蓄積時間受光素子では、光生成電荷の蓄積時間を変調することで広ダイナミックレンジを実現した。光電荷出力は、光生成電荷に蓄積時間を変化させてできた結果であった。この光生成電荷への作用が電荷ベースの処理になっている。蓄積時間を判断する回路は電荷ベースで行われているわけではない。したがって、この素子で“電荷ベースの時系列演算”という概念は光生成電荷の蓄積時間の変調という形を取った。

この素子のように、画素における時系列演算の利点について考える。例えば、この素子の処理を外部で行うとすれば、処理速度自体が問題になることはない。むしろそのために時系列画像データを非破壊で読出しが必要があり、そのデータレートが問題になる。例えば、非破壊で読出し可能な増幅型のエリアセンサを用

論 文 □ マルチ蓄積時間受光素子

いて各蓄積時間のタイミングで画像データを読出せば、マルチ蓄積時間受光素子と同様なことができる。その場合、最高で 1 フレームの 1/128 のレートで画像データを読出す必要が出てくるが、この高速読出しあは大変難しい。このように、時系列演算を画素を持ち込むことで、外部処理では不可能である機能が実現できる。

次に、マルチ蓄積時間受光素子を演算素子と考えて図 11 を用いてこの素子の 2 つの出力の演算的な意味を考える。光電荷出力を A/D 変換して 2 値のデータにしたと考える。光電荷出力のダイナミックレンジの分だけ 2 値のデータとして充分なビット数が必要である。逆に最下位のビットがノイズレベルに対応すると考えると、ビット数がダイナミックレンジを表すことになる。図 11 では 8 ビットとして図示した。光電荷出力のダイナミックレンジは変わらないから、一定のビット数を持っている。したがって、蓄積時間が遷移してもビット数は同じである。この受光素子でダイナミックレンジが広くなる理由は蓄積時間出力があるからで、蓄積時間は遷移ごとに 1/2 になる。したがって、蓄積時間が遷移するたびに光電荷信号データが 1 ビットずつ桁が上がると言えることができる。つまり図 11 の矢印で示したように、蓄積時間出力は光電荷信号データの小数点の位置を表すか、あるいはデータの指数部の値の変化と考えることができる。したがって、AD 変換した 2 つの出力はすでに 1 つのデータ形式になっていると考えることができる。

また、この受光素子の良い点は、蓄積時間が変わっても、つまり照度レベルが変わっても、一定のビット数の光電荷出力が得られる点である。これは広い範囲の照度レベルで一定の階調の画像が得られることを意味する。高い照度側の出力を圧縮してダイナミックレンジを大きくする方法にはない利点である。

## 6. む す び

時系列演算するスマートイメージセンサは、光センシング中に処理を行うため、ユニークな情報を得ることできる。画像データが形成された後に空間的演算を行うスマートイメージセンサにはない特徴である。また、電荷ベースで演算を行うスマートセンサは、アナログ信号である電荷を直接処理するので、小さな面積で行うことができる。この 2 つのコンセプトを合わせた、電荷ベースで時系列演算を行うスマートセンサの研究を行った。電荷ベースで時系列演算という考えは、光信号電荷の電荷転送により蓄積時間を変調するという形を取る。その一例として、広いダイナミック

レンジが得られるマルチ蓄積時間受光素子を設計し、試作評価した。この素子は複数の蓄積時間を用いることで单一の蓄積時間を持つ場合に比較して 128 倍のダイナミックレンジが得られた。

### [参考文献]

- 1) T. Delbruck : "Silicon Retina with Correlation-based, Velocity-tuned Pixel", IEEE Trans. on Neural Network, **4**, pp. 529-541 (1993)
- 2) T. Delbruck and C. A. Mead : "Time-derivative Adaptive Silicon Photoreceptor Array", Proc. SPIE, **1541**, pp. 92-99
- 3) A. Gruss, et al., "Integrated Sensor and Range-finding Analog Signal Processor", IEEE J. Solid-State Circuit, **26**, pp. 184-190 (1991)
- 4) J. G. Herris, et al. : "Two Dimensional Analog VLSI Circuit for Detecting Discontinuities", Science, **248**, pp. 1209-1211 (1990)
- 5) P. C. Yu, et al. : "CIOS Resistive Fuses for Image Smoothing and Segmentation", IEEE J. Solid-State Circuits, **27**, pp. 545-552 (1992)
- 6) H. Kobayashi, et al. : "An Analog CIOS Network for Gaussian Convolution with Embedded Image Sensing", in Tech. Digest, ISSCC 1990, pp. 216-217
- 7) C. L. Keast, et al. : "A CCD CIOS-based Imager with Integrated Focal Plane Signal Processing", IEEE J. Solid-State Circuit, **28**, pp. 431-437 (1993)
- 8) S. E. Kemeny, et al. : "CCD Focal-Plane Image Reorganization Processors for Lossless Image Compression", IEEE J. Solid-State Circuit, **27**, pp. 398-405 (1992)
- 9) W. Yang and A. Chiang : "A Full Fill-factor CCD Imager with Integrated Signal Processors", in Tech. Digest ISSCC 1990, pp. 218-219
- 10) V. Brajovic : "New Massively Parallel Technique for Global Operations in Embedded Imagers", in Proc. IEEE Workshop on CCD and AIS (1995)



みやがわ りょうへい  
宮川 良平 1984 年、東京工業大学物理情報工学専攻修士課程修了。同年、(株)東芝に入社。以来、固体撮像素子の開発に従事。1993 年～1995 年、カーネギーメロン大学に滞在。現在、同社の研究開発センター・ULSI 研究所に勤務。正会員。



かねだ たけお  
金出 武雄 1973 年、京都大学電子工学科博士課程修了。同年、同情報工学科助手。1976 年、助教授。1980 年、カーネギーメロン大学に移る。1985 年、同教授。1992 年、ロボティクス研究所所長。1994 年より、U. A. and Helen Whitaker 教授。米国国家研究所評議会航空宇宙エンジニアリング委員、NASA 先端技術諮問委員など歴任。



